

## AWR Design Environment

Caratteristiche e vantaggi di un aggiornamento all'ultima release

### Vantaggi della release attuale

Grazie all'aggiornamento offerto dal contratto di licenza software, gli utenti non solo potranno usufruire dell'ultima versione della piattaforma Cadence® AWR Design Environment®, ma riceveranno anche numerosi vantaggi, tra cui l'accesso immediato e diretto agli ultimi aggiornamenti del software, all'assistenza tecnica, ai materiali di formazione e molto altro ancora.

Grazie a una serie di offerte di assistenza e processi mirati alla riduzione del time to market e al conseguimento di progetti RF di successo, Cadence si impegna a supportare i team di progettazione RF e a microonde affinché siano sempre altamente produttivi. Offriamo ai nostri clienti un'infrastruttura di assistenza globale e processi volti a garantire un accesso tempestivo a una vasta mole di articoli e di esperti tecnici Cadence. Un flusso di assistenza clienti consolidato, grazie al quale potranno ricevere tutto il supporto di cui hanno bisogno, nel momento opportuno, per mantenere il loro impegno nella progettazione all'apice della produttività.

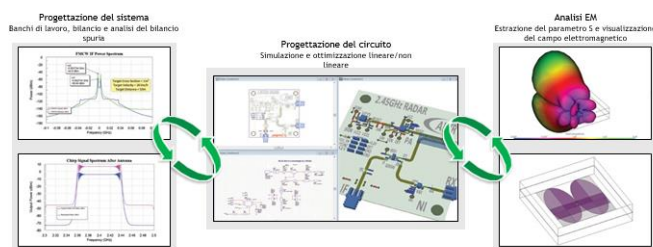


Figura 1: AWR Design Environment RF/ piattaforma di progettazione a microonde

### Disponibilità immediata di nuove funzionalità e interoperabilità nei processi

La piattaforma Cadence AWR Design Environment accelera lo sviluppo di componenti e sistemi RF/microonde ottimizzando la produttività dei team di progettazione e riducendo i tempi di consegna. Grazie all'automazione avanzata delle attività di progettazione, di gestione dei progetti e di analisi multifisiche integrate, oltre all'interoperabilità nei processi offerta dagli strumenti di layout manifatturiero di Cadence per le tecnologie IC e PCB, il personale tecnico potrà eliminare eventuali intoppi che ostacolano lo sviluppo del prodotto e determinano costose riprogettazioni.

L'ultima versione del software AWR consente ai team di progettazione RF di studiare direttamente gli effetti dell'integrazione di chip, package e PCB e di espanderne i flussi di lavoro per includere:

- ▶ Clarity™ 3D Solver per l'analisi elettromagnetica di strutture 3D di grandi dimensioni
- ▶ Celsius™ Thermal Solver per la co-simulazione elettrotermica in applicazioni di potenza per circuiti integrati monolitici a microonde (MMIC) e PCB RF
- ▶ Allegro® PCB Designer per una rapida integrazione con i dati di progettazione non-RF del sistema nei rispettivi strumenti di layout e di signoff
- ▶ Virtuoso® Design Platform e Virtuoso RF Solution per RF IP da AWR Design Environment per l'implementazione trasversale in una progettazione di sistemi elettronici più ampia

Alcune nuove caratteristiche specifiche della piattaforma AWR includono l'automazione della progettazione per una maggiore produttività, il controllo delle versioni per la progettazione di gruppo e lo sviluppo di prodotti a livello aziendale, modelli avanzati e ottimizzazioni, nonché una maggiore velocità per tutti i risolutori di circuiti, sistemi ed EM integrati in modo nativo. Per maggiori dettagli, consultare la seguente tabella.

## Comparazione delle funzionalità in base alla release

	V16	V15	V14	V13
<b>Design Environment and Automation</b>				
Version control	x			
Enhanced job scheduler	x			
New Python scripting intellisense	x			
Template-based measurements	x	x		
Equation grouping	x	x		
Dynamic documents and measurement management	x	x	x	
Simplified power amplifier (PA) measurements	x	x	x	
Improved optimization methods	x	x	x	x
Graph marker improvements	x	x	x	x
Marching waveforms for harmonic balance/transient analysis	x	x	x	x
<b>Circuit Simulation, Models, and Libraries</b>				
Robust parallelized simplex	x			
Multiple PDK versions in one project	x			
New circuit models and simulation measurements	x			
Fast, rigorous stability analysis	x	x		
Low-frequency load pull for two-tone excitations (intermodulation)	x	x		
Network synthesis supporting process design kits (PDKs) and vendor models	x	x		
Loop gain stability analysis	x	x	x	
Spectre® netlist co-simulation	x	x	x	
Nested source/load pull	x	x	x	
Harmonic load-pull simulation (both nested and individual) and support for measured harmonic load-pull files	x	x	x	x
Two-tone load-pull simulation/support for measured two-tone load-pull files	x	x	x	x
Time-domain waveform measurements on load-pull A/B wave files	x	x	x	x
<b>Physical Design and Layout</b>				
Dynamic voiding	x			
Enhanced net management	x			
Improved connectivity mode automatically associates a shape to an overlapping net	x			
Real-time design rule check (DRC) compliant intelligent net (iNet) routing guides	x	x		
Mixed physical units/grid support per layout process definition (LPF)	x	x		
Enhanced PCB layout import wizard (ODB++, IPC-2581)	x	x	x	
Expanded shape preprocessor modifier	x	x	x	x
Enhanced layout editing	x	x	x	x

	V16	V15	V14	V13
<b>EM Simulation and Modeling</b>				
AXIEM® planar solver reduced EM data set size, enhanced speed, robustness	x			
Analyst™ 3D solver expanded frequency modifier settings, wave port enhancements	x			
Clarity 3D Solver integration into AWR platform and initial convergence of Analyst solver	x			
Fast, accurate DC solver	x	x		
Peak antenna measurements	x	x		
Point ports for component/EM integration	x	x	x	
3D internal wave ports	x	x	x	
Support for conformal structures such as antennas	x	x	x	
Enhancements for higher-accuracy loss model for thin conductors, surface roughness, and frequency-dependent dielectrics	x	x	x	x
Enhanced 3D EM editor for creation of arbitrary 3D structures: ready-made parts library, imported SAT/IGES, and custom parameterized cells (PCells)	x	x	x	x
<b>System Simulation, Models, and Libraries</b>				
Layout trace interconnect modeling	x			
Enhanced RF amplifier power saturation modeling	x			
Enhanced frequency multiplier amplitude and spur level modeling	x			
New amplitude and phase-shift keying (APSK) modulation modeling	x			
New low-density parity-check (LDPC) encoding schemes	x			
Digital predistortion (DPD) model for power amplifiers	x	x		
Preconfigured 5G NR testbench libraries	x	x		
Phased array multiple-in-multiple-out (MIMO) bus support	x	x		
System load-pull adjacent channel power ratio (ACPR), error vector magnitude (EVM)	x	x	x	
5G signal generation	x	x	x	
Enhanced LTE-A, radar, and narrowband internet of things (NB-IoT)	x	x	x	
Expanded circuit envelope simulation	x	x	x	x
Visual System Simulator™ (VSS) radar block/library and licensing option	x	x	x	x
<b>Workflow Interoperability</b>				
Clarity 3D Solver interoperability for large-scale EM structures	x			
Celsius Thermal Solver interoperability for finite element analysis (FEA) thermal analysis	x			
Virtuoso platform interoperability for III-V MMIC to system-in-package (SiP) design	x			
Allegro platform interoperability for RF PCB manufacturing flow as well as verification	x			